



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **58038010 A**(43) Date of publication of application: **05.03.83**

(51) Int. Cl

H03G 3/24**H03G 3/32**(21) Application number: **56135497**(71) Applicant: **BIIBA KK**(22) Date of filing: **31.08.81**(72) Inventor: **TAKIZAWA TETSUYA**

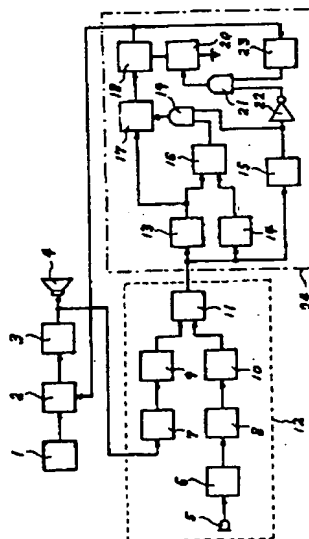
(54) **MASKING MITIGATING METHOD FOR
AUTOMATIC SOUND VOLUME ADJUSTING
DEVICE**

(57) Abstract:

PURPOSE: To mitigate masking, by discharging charges stored in a storage circuit, only when no effective signal exists in the output of an external noise detecting circuit and conducting a gate circuit only when the signal exists in the output.

CONSTITUTION: Even if an output level of an external noise detecting circuit 12 intermittently decreases and an output level of an integration circuit 13 is lowered, since the output level of an integration circuit 14 drops more slowly than the output level of the circuit 13, before the output level of the circuit 13 drops remarkably, the output level of the circuit 14 is larger than that of the circuit 13, and a gate circuit 17 is made nonconductive during this period, the output of the circuit 13 just before the output levels of the circuits 13 and 14 cross over is stored in a storage circuit 18, allowing to mitigate masking. If the output of the circuit 12 is temporarily at zero potential, the charges stored in the circuit 18 are discharged via a gate circuit 20, but this discharge time constant is suitably selected, allowing to mitigate masking similarly, without dropping the output of the circuit 18.

COPYRIGHT: (C)1983,JPO&Japio



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭58-38010

⑫ Int. Cl.³
H 03 G 3/24
3/32

識別記号

庁内整理番号
7154-5J
7154-5J

⑬ 公開 昭和58年(1983)3月5日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 自動音量調整装置のマスクング緩和方法

⑯ 発明者 滝沢哲弥
大和市中央7-7-17
⑰ 出願人 ビーバ株式会社
野田市七光台237番地

⑱ 特 願 昭56-135497
⑲ 出 願 昭56(1981)8月31日

明 細 書

1. 発明の名称

自動音量調整装置のマスクング緩和方法

2. 特許請求の範囲

自動音量調整装置の外部騒音検出回路の出力を積分する第1及び第2積分回路と、該第2積分回路の立上り時間を該第2積分回路の立下り時間に対して十分小、かつ、上記第1積分回路の立上り時間より大となし、該第2積分回路の立下り時間を上記第1積分回路の立下り時間より大とした上記第1積分回路の出力及び第2積分回路の出力とのレベルの大小を比較するレベル比較回路と、上記第1積分回路の出力をゲート回路を介して記憶する記憶回路と、上記外部騒音検出回路の有効信号出力レベルの有無を検出する第1レベル検出回路と、上記記憶回路の有効信号出力レベルの有無を検出する第2レベル検出回路を具備し、上記記憶回路の出力によつて音量調整回路の利得を制御する回路において、上記第1積分回路の出力が上

記第2積分回路の出力より大きく、かつ、上記外部騒音検出回路の出力に有効信号があるときのみ、上記ゲート回路が導通し、また、上記記憶回路の出力に有効信号があり、かつ、上記外部騒音検出回路の出力に有効信号がないときのみ、上記記憶回路に蓄積された電荷を放電させる如くしたことを特徴とする自動音量調整装置のマスクング緩和方法。

3. 発明の詳細な説明

本発明は外部騒音レベルに応じて音量を自動的に制御する自動音量調整装置のマスクング緩和方法に関するもので、スピーカと外部騒音検知用マイクロホンとの距離が近い場合において、上記マイクロホンが外部騒音を検知し、スピーカの音量が上昇した後に、スピーカ音によつて外部騒音がマスクングされて、そのとき外部騒音があるにもかかわらずマイクロホンが外部騒音を検知しにくくなる結果、スピーカの音量が低下する現象を改善するためのマスクング緩和方法を提供することを目的としたものである。

ラジオやテレビジョン等の筐体の一部に外部騒音検知用マイクロホンを設けて、外部騒音レベルに応じてスピーカの音量を自動的に制御しようとする場合、スピーカとマイクロホンの距離が近い場合、上記マイクロホンによつて検知された外部騒音レベルに応じてスピーカの音量が上昇した場合、上記マイクロホンに入力されるスピーカ音レベルは一般に非常に高くなる。従つて、検出すべき外部騒音がスピーカ音によつてマスキングされてしまい、マイクロホンは外部騒音を検出しにくくなり、外部騒音があるにもかかわらず、スピーカの音量が低下してしまう等スピーカの音量が不安定になる欠点がある。従来、これらの欠点を除去すべく、スピーカ音の低レベル時に外部騒音を検出し、スピーカ音が低レベル時以外の期間は外部騒音検出電圧を保持する方法や、外部騒音検出電圧に大きな時定数を与える方法等が考えられているが、前者の場合、音声信号が音楽等の連続音のときには低レベル期間が少ないため、外部騒音を正確に検出しにくく、また、外部騒音を検

出してスピーカの音量が上昇した後に、外部騒音がなくなつても低レベル期間がないと、音量が上昇したままになつてしまう欠点がある。また、後者の場合、単に時定数を大きくすると、外部騒音検出の応答速度が遅くなるため、外部騒音検出感度が低下し、かえつてマスキングを増長させる等の欠点がある。

本発明は上記諸欠点を除去した自動音量調整装置のマスキング緩和方法を提供しようとするものであり、以下本発明の一実施例を図面に基づいて説明する。

第1図は本発明のマスキング緩和方法による回路を備えた自動音量調整装置の一実施例のブロック図である。同図において、1はラジオやテレビジョン等の音声信号源であり、これより出力された音声信号は音量調整回路2によつて音量調整された後、電力増幅器3を経てスピーカ4より音響信号となつて空間に放音される。このスピーカ音とそのときの外部騒音との合成音はマイクロホン5によつて検知され、マイクロホン増幅器6

で適宜増幅された後、特性等化回路8に入力される一方、スピーカ4の入力電気信号は特性等化回路7に入力される。上記特性等化回路7、8は外部騒音のないときのマイクロホン5に入力されるスピーカ音を消去するためのもので、上記特性等化回路7、8の構成として、例えば各々同数の中心周波数を有する狭帯域増幅器を用い、各対応する中心周波数を同一とし、かつ、その対応する周波数特性を同一とし、また、各対応する中心周波数における振幅を等化するレベル調整回路を含むものとする。上記特性等化回路7、8の各出力は各々整流回路9、10によつて整流された後、減算回路11によつて減算される。上記の特性等化回路7、8によつて、外部騒音のないときの上記特性等化回路7、8の各出力をほぼ同一にすることができるから、整流回路9、10に適宜時定数を持たせれば、スピーカ4とマイクロホン5の位置関係等によつて生ずる各信号間の時間ずれや位相ずれを吸収し、マイクロホン5に入力されるスピーカ音成分をほぼ消去することができ、減

算回路11の出力にはほぼ外部騒音による成分のみが得られる。ここで、減算回路11の出力は整流回路10の出力が整流回路9の出力よりも大きいときに正電位になるようにし、それ以外では零電位になるようにしてある。上記5～11の各回路を含む点線12で示した部分は外部騒音検出回路を構成する。

次に、上記外部騒音検出回路12の出力は積分回路13、14に各々入力されると共に、上記外部騒音検出回路12の有効信号出力レベルの有無を検出するレベル検出回路15に入力される。ここで、上記積分回路13の立上り時間を小とし、その出力を外部騒音検出回路12の出力の立上りに即応させ、その立下り時間を大として、外部騒音検出回路12の出力の立下りに対して適宜な遅延時間をもつて追従させ、また、上記積分回路14の立上り時間を積分回路13の立上り時間より多少大、積分回路14の立下り時間を積分回路13の立下り時間より大とし、かつ、同一レベルの信号を入力した後の定常状態における積分回

路13の出力が積分回路14の出力よりわずかに大となるようにしてある。上記積分回路13の出力はゲート回路17を介して記憶回路18に入力されると共に、レベル比較回路16の一方の入力端に入力され、また、積分回路14の出力は上記レベル比較回路16のもう一方の入力端に入力される。上記レベル比較回路16の出力はAND回路19の一方の入力端に入力されるが、このレベル比較回路16の出力は積分回路13の出力が積分回路14の出力よりも大きいときにハイ・レベルとなり、積分回路13の出力が積分回路14の出力に等しいか、または、それより小さいときにロー・レベルになるようにしてある。

また、上記レベル検出回路15の出力は上記AND回路19のもう一方の入力端に入力されると共にインバータ22を介してAND回路21の一方の入力端に入力される。このレベル検出回路15の出力は外部騒音検出回路12の出力が正電位るとき有効信号とみなしてハイ・レベルとなり、零電位もしくはほぼ零電位に近いときにロー・レベ

ルになるようにしてある。上記記憶回路18の出力は音量調整回路2の利得を制御すると共に、記憶回路18の有効信号出力レベルの有無を検出するレベル検出回路23に入力され、また、このレベル検出回路23の出力は上記AND回路21のもう一方の入力端に入力される。このレベル検出回路23の出力は記憶回路18の出力が正電位るとき有効信号とみなしてハイ・レベルとなり、零電位もしくはほぼ零電位に近いときにロー・レベルになるようにしてある。上記AND回路19の出力はゲート回路17を制御し、AND回路19の出力がハイ・レベルのときゲート回路17を導通させる。また、上記AND回路21の出力は記憶回路18と接地間に接続されたゲート回路20を制御し、AND回路21の出力がハイ・レベルのときゲート回路20を導通させる。上記13～23の各回路を含む一点鎖線で示した部分が本発明のマスクング緩和方法による回路例であり、以下、その動作について第2図に示した各波形例と共に説明する。

第2図において、水平軸は各々時間軸を示し、垂直方向の任意の点は同一時間とする。今、A図に示すような音声信号が音声信号源1より出力されているときに、B図のような一定振幅の外部騒音がマイクロホン5に入力された場合、周知の如く、スピーカ4の入力信号周波数特性とスピーカ4の音響信号を信号源としたマイクロホン5の出力周波数特性はスピーカ4及びマイクロホン5自体の周波数特性やスピーカ4とマイクロホン5の位置関係等によつて、一般には同一特性とはならず、周波数によつては振幅に大きな差を生ずる場合がある。そのために、特性等化回路7、8によつてその振幅特性を近似させているが、完全に同一特性にすることは困難である。また、外的環境条件、例えばマイクロホン5に人体が近づいたりすること等によつて、マイクロホン5の出力特性が一時的に変化し、周波数によつては、その振幅が増大することがあり得るため、スピーカ音によつて音量が上昇してしまふ場合も考えられる。このような誤動作を防止するために、実際

には外部騒音のないときの任意の音声信号に対して、整流回路9の出力が整流回路10の出力より
もわずかに大きくなるように各部を設定する必要
がある。それ故に、スピーカの音量が増大すると共にその整流出力差も増大し、内部的にはマイクロホン5に入力された外部騒音成分の一部がスピーカ4の入力側からの音声信号によつてマスクングされたことゝ等価になり、また、外部的には外部騒音が音量増大後のスピーカ音によつてマスクングされる結果、外部騒音は二重にマスクングされることになる。従つて、一定振幅の外部騒音があつても、外部騒音検出回路12の出力は理想的な一定振幅の出力になるとは限らず、
マスクングされた部分での振幅が低下する場合がある。
C図は外部騒音検出回路12の出力波形の例を示したものである。上記外部騒音検出回路12の出力は積分回路13、14及びレベル検出回路15に入力されるが、前述の如く、積分回路13の立上り時間を小として、積分回路13の出力を外部騒音検出回路12の出力の立上りに即応させ

その立下り時間を大として、外部騒音検出回路12の立下りに対して適宜な遅延時間をもつて追従させているため、積分回路13の出力はD図の実線で示すような波形となる。また、積分回路14の立上り時間を積分回路13の立上り時間より少し大とし、積分回路14の立下り時間を積分回路13の立下り時間より大とし、かつ、同一レベルの入力信号に対する定常状態における積分回路13の出力が積分回路14の出力よりもわずかに大なるようにしてあるから、積分回路13及び14の出力が同一レベルから上昇する場合は、必ず積分回路13の出力の方が積分回路14の出力よりも大となり、また、これらの出力が同一レベルから降下する場合には、必ず積分回路14の出力の方が積分回路13の出力よりも大となる。D図の点線で示した波形はそのときの積分回路14の出力波形の例である。上記積分回路13及び14の各出力はレベル比較回路16によつて比較され、前述の如く、積分回路13の出力が積分回路14の出力よりも大のときにレベル比較回

路16の出力がハイ・レベル、積分回路13の出力が積分回路14の出力に等しいか、または、それより小のときにロー・レベルとなり、このレベル比較回路16の出力としてE図で示すような波形を得る。また、上記レベル検出回路15の出力は、前述の如く、外部騒音検出回路12の出力が正電位のときハイ・レベルとなり、F図で示すような波形を得る。上記レベル比較回路16及びレベル検出回路15の出力が共にハイ・レベルのときに、G図に示すように、AND回路19の出力がハイ・レベルとなり、このハイ・レベル期間にゲート回路17が導通して積分回路13の出力が記憶回路18に入力され、記憶回路18の出力として得られる。この記憶回路18の出力はゲート回路17が非導通となる直前の積分回路13の出力を保持するように作動し、この出力によつて音量調整回路2の利得を制御する。またこの記憶回路18の出力はレベル検出回路23に入力されるが、前述の如く、このレベル検出回路23の出力は記憶回路18の出力が正電位のとき

にハイ・レベルとなり、零電位もしくはほぼ零電位に近いときにロー・レベルとなるから、前記レベル検出回路15の出力がロー・レベルで、かつ上記レベル検出回路23の出力がハイ・レベルのとき、即ち、外部騒音検出回路12の出力に有効信号がなく、記憶回路18の出力に有効信号があるときにAND回路21の出力がハイ・レベルとなつてゲート回路20を導通させ、記憶回路18に蓄積された電荷を適宜な時定数をもつて放電させて記憶回路18の出力を低下させ、音量調整回路2の利得を初期状態に戻すように働く。H図は記憶回路18の出力波形の例を、I図はレベル検出回路23の出力波形の例を、またK図はAND回路21の出力波形の例を示したものである。

従つて、マスキングによつてC図に示したように、外部騒音検出回路12の出力レベルが断続的に低下してD図の実線で示すように積分回路13の出力レベルが低下しても、D図の点線で示すように、積分回路14の出力レベルが積分回路13の出力レベルよりもゆつくり降下するから、積分

回路13の出力レベルが大幅に低下する以前に積分回路14の出力レベルの方が積分回路13の出力レベルよりも大となり、この期間、ゲート回路17は非導通となつて、積分回路13及び14の出力レベルが交叉する直前の積分回路13の出力を記憶回路18によつて保持し、マスキングを緩和することができる。また、マスキングによつてC図のように途中で一時的に外部騒音検出回路12の出力が零電位になつた場合、ゲート回路20を介して記憶回路18に蓄積された電荷を放電させるように働くが、この放電時定数を適宜に選定すれば、短時間内に放電する量を少なくできるから、記憶回路18の出力が急激に低下することがなく、同様にマスキングを緩和できる。實際上、この放電時定数がある程度大きな値(例えば2~4秒)に選定した方が外部騒音がなくなつてスピーカの音量が元の状態に戻るまでの聴感上に異和感がない。

以上の如く、本発明のマスキング緩和方法によれば、音声信号源が音楽等の連続音であつても、

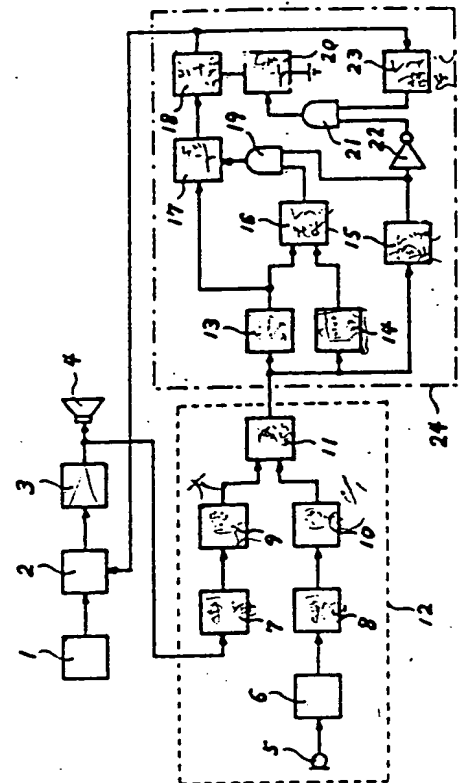
外部騒音レベルに応じて音量を調整し、音量が上昇した後にマスキングによつて音量が低下してしまふ欠点を緩和できる。

4. 図面の簡単な説明

第1図は本発明によるマスキング緩和方法による回路を備えた自動音量調整装置の一実施例のブロック図、第2図は第1図の各部波形例である。

1……音声信号源、2……音量調整回路、3……電力増幅器、4……スピーカ、5……マイクロホン、6……マイクロホン増幅器、7、8……特性等化回路、9、10……整流回路、11……演算回路、12……外部騒音検出回路、13、14……積分回路、15、23……レベル検出回路、16……レベル比較回路、17、20……ゲート回路、18……記憶回路、19、21……AND回路、22……インバータ、24……マスキング緩和回路。

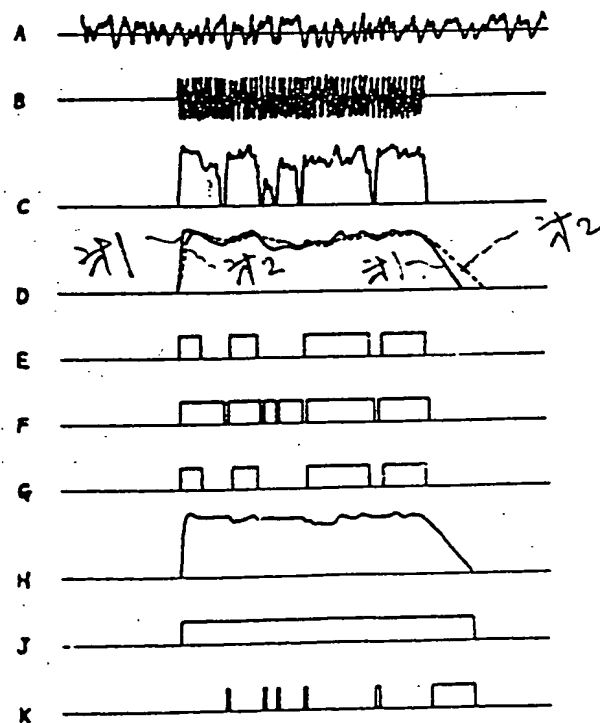
図 1



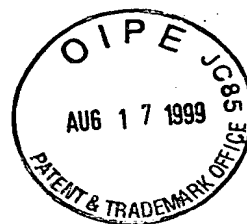
特許出願人 ビーバ株式会社

代表取締役 八百板 晃

第 2 図



Partial Translation of JP-A 58-38010



TC 2700 MAIL ROOM

AUG 18 1999

RECEIVED

(Page 2, column 6, line 8-20 - Page 3, column 7, line 1-20)

An output of the external noise detecting circuit 12 is inputted to each of integrating circuits 13 and 14, and also inputted to a level detecting circuit 15 for detecting presence or absence of an effective signal output level. Herein, in the case of a short rise time of the integrating circuit 13, its output immediately responds to the rise of output of the external noise detecting circuit 12, and in the case of a long fall time of the integrating circuit 13, its output follows the fall of output of the external noise detecting circuit 12 with an appropriate retardation time. Furthermore, a rise time more or less longer than the rise time of the integrating circuit 13 is set for the above integrating circuit 14, and a fall time longer than the fall time of the integrating circuit 13 is set for the integrating circuit 14, and an output of the integrating circuit 13 in a steady state after inputting signals of the same level is set to be slightly greater than an output of the integrating circuit 14. The output of the integrating circuit 13 is inputted to a storage circuit 18 via a gate circuit 17, and also inputted to one of input terminals of a level comparing circuit 16. Furthermore, the output of the integrating circuit 14 is inputted to the other input terminal of the level comparing circuit 16. An output of the level comparing circuit 16 is inputted to one of input terminals of an AND circuit 19, the output of the level comparing circuit 16 is set to a high-level when it is greater than the output of the integrating circuit 14, and the output of the integrating circuit 13 is set to a low-level when it is equal to or smaller than the output of the integrating circuit 14.